

# Algorytm sterowania generatorem do kontroli wybranych parametrów stacji radiolokacyjnej

## Control algorithm to generator for control selected parameters of radar

STANISŁAW ŻYGADŁO  
MACIEJ PODCIECHOWSKI  
STANISŁAW GRZYWIŃSKI  
KRZYSZTOF ACHTENBERG \*

Materiały z XX SKW PWiE, Jurata 2016 r.  
DOI: 10.17814/mechanik.2016.7.217

W referacie opisano opracowane rozwiązania programowe modelu generatora przeznaczonego do kontroli wybranych parametrów Radiolokacyjnej Stacji Wykrywania i Naprowadzania P-18 „LAURA”. Zaprezentowane algorytmy zostały zaimplementowane praktycznie i są przeznaczone do współpracy z procesorem opartym na architekturze ARM, a ich głównym zadaniem jest sterowanie układem bezpośredniej syntezy cyfrowej AD9910.

**SŁOWA KLUCZOWE:** generator DDS, sterowanie generatorem DDS

*In the paper describes created and implement practically on the model, software that controls the direct digital synthesis (DDS) generator circuit (with AD9910) for controlling selected parameters of Detection and Positioning Radar Station P-18 „LAURA”.*

**KEYWORDS:** generator DDS, software to DDS

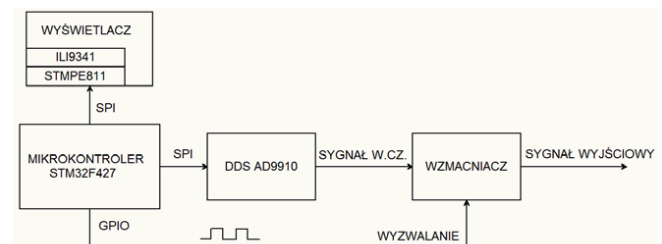
Do kontroli wybranych parametrów RSWP P-18 „LAURA” opracowano model generatora, który spełnia takie same funkcje jak jego oryginalny, lampowy odpowiednik. Wykonany model składa się z czterech modułów [1]:

- układu bezpośredniej syntezy cyfrowej – DDS AD9910,
- układu procesora sterującego – zestawu ewaluacyjnego STM32 DISCOVERY-DISCO,
- wzmacniacza LMH6720,
- zasilacza symetrycznego.

Poprawne działanie układu generatora zapewnia oprogramowanie, które zostało zaprojektowane do współpracy z procesorem opartym na architekturze ARM Cortex-M4. Zostało ono napisane w języku C zgodnie ze standardem C11, określonym szerzej w normie ISO/IEC 9899:2011 [2]. Podczas projektowania oprogramowania wykorzystano środowisko Keil uVision IDE, które jest jednym z podstawowych środowisk wykorzystywanych do tworzenia aplikacji na procesorach z rdzeniem ARM [3]. Pełna nazwa Integrated Development Environment oznacza zintegrowane „środowisko” do rozwijania kodu osadzonego w pamięci procesorów ARM. Środowisko Keil uVision IDE to komercyjny zestaw narzędzi do rozwoju aplikacji wbudowanych.

W przedstawionym rozwiązaniu zastosowano procesor z rdzeniem Cortex M4 z serii STM32F4, który pełni rolę układu procesora sterującego. Procesor ten charakteryzuje się 32-bitową architekturą i należy do procesorów typu RISC [4]. Cechuje go dobry stosunek precyzji do wydajności zużycia energii. Różne wersje zaproponowanych rdzeni są szeroko stosowane w systemach wbudowanych (*embedded systems*) oraz w systemach o niskim poborze mocy ze względu na ich energooszczędną architekturę. Akcelerator ART i dynamiczne skalowanie mocy umożliwiają ograniczenie poboru prądu w trybie pracy do 260  $\mu$ A/MHz (dla taktowania 168 MHz). Pro-

cesor jest wyposażony w szereg peryferii, które pozwalają na sprawniejszą realizację zadań sterowania generatorem DDS. Spośród wielu dostępnych na rynku rozwiązań zdecydowano się wybrać zestaw ewaluacyjny DISCO, który jest wyposażony w opisany procesor [5]. Zastosowanie tego zestawu pozwoliło przyspieszyć proces prototypowania i uruchomienia modelu generatora. Zestaw DISCO jest wyposażony w niezbędne elementy potrzebne do uruchomienia procesora. Ponadto w zestawie znajduje się kolorowy wyświetlacz o rozdzielczości 240x320 pikseli sterowany układem ILI9341 oraz panel dotykowy sterowany układem STMPE811 [6]. Układy te wykorzystano do realizacji interfejsu użytkownika, dzięki czemu zapewniono możliwość wprowadzania i wyświetlania parametrów pracy urządzenia. Schemat blokowy opracowanego modelu generatora pokazano na rysunku.



Schemat blokowy generatora do kontroli parametrów RSWP

### Algorytm sterowania

Oprogramowanie modelu generatora napisano w sposób modułowy, zapewniając przy tym możliwość wprowadzania późniejszych modyfikacji. Zaprojektowane w ten sposób oprogramowanie przyczyniło się do prostszego testowania wykonywanych procedur.

Procesor STM32 jest odpowiedzialny za odpowiednie sterowanie układem generatora AD9910, wzmacniacza LMH6720, wyświetlacza oraz panelu dotykowego. Po poprawnej konfiguracji wewnętrznych rejestrów procesora realizowana jest procedura inicjalizacji układu bezpośredniej syntezy cyfrowej AD9910 [7]. Operacja ta jest realizowana poprzez ustawianie rejestrów konfiguracyjnych układu za pomocą interfejsu SPI po wcześniejszym zresetowaniu układu. Procedura rozpoczyna się przez wymuszenie stanu wysokiego na wyprowadzeniach „MASTER RESET”, „IO\_RESET” oraz „CS” układu AD9910. Następnie ustawiany jest rejestr, który odpowiada za układ taktowania DDS (CFR3-Control Function Register 3). Rejestr znajduje się pod adresem 0x02.

Aby wybrać taktowanie z wewnętrznej PLL o wartości 1GHz, należy do tego rejestru wysłać następujące wartości:

- 0x25 – ustawienie zakresu pracy VCO5 – (820÷1150) MHz;
- 0x3F – ustawienie prądu pompy PLL – wartość 387  $\mu$ A;
- 0x41 – włączenie PLL;
- 0x50 – ustawienie dzielnika PLL – wartość 40 (1 GHz/40 =

\* Dr inż. S. Żygadło (szygadlo@wat.edu.pl); dr inż. M. Podciechowski (mpodciechowski@wat.edu.pl); mgr inż. S. Grzywiński (sgrzywinski@wat.edu.pl); inż. K. Achtenberg (krzych932@o2.pl) – Wojskowa Akademia Techniczna, Wydział Mechatroniki i Lotnictwa

25 MHz, co odpowiada wartości częstotliwości zewnętrznego generatora kwarcowego).

Po ustawieniu rejestru CFR3 wprowadzane są dane do rejestru aktywowania pamięci RAM, zarządzania funkcją OSK (*Output Shift Keying*) oraz ustawień automatycznego przełączania profili (bity oznaczone jako „Internal profile control”). Poza tym rejestr zawiera bity konfiguracji funkcji „power-down”, zarówno całego układu DDS, jak i wyjściowego przetwornika cyfrowo-analogowego (DAC). W procedurze inicjalizacji dostępna jest opcja programowego wyłączenia układu (ustawienie bitu „DAC power-down”) lub sprzętowego, realizowanego przez sterowanie wyprowadzeniem EXT\_PWR\_DWN. Rejestr pozwala też na wybór pomiędzy komunikacją dwuprzewodową (SDIO, CLK) lub trójprzewodową (SDI, SDO, CLK). Używając zewnętrznego źródła sygnału zegarowego o docelowym okresie powtarzania, można wyłączyć wewnętrzną PLL i jej obwody wejściowe, ustawiając bit „REFCLK input power-down”. Opisany rejestr konfiguracyjny znajduje się pod adresem 0x00.

Po ustawieniu CFR1 wprowadzane są dane do rejestru odpowiedzialnego za ustawienie profili parametrów sygnału wyjściowego. Układ AD9910 posiada ich 8. Można do nich wprowadzić wymaganą częstotliwość wyjściową, amplitudę oraz fazę początkową. Każdy profil jest ustawiany przez 8-bajtowy rejestr układu.

Cztery bajty reprezentują słowo dotyczące skoku fazy pomiędzy próbkami. Od nich zależy generowana częstotliwość sygnału, zgodnie z zależnością:

$$FTW = \frac{f_{out} * 2^{32}}{1000 * 10^6} \quad (1)$$

Obliczona wartość jest dzielona na 4 bajty poprzez przesunięcie bitowe oraz rzutowanie typów. Dwa bajty reprezentujące fazę początkową POW (*Phase Offset Word*) są obliczane ze wzoru:

$$POW = \frac{\Delta\theta * 2^{16}}{360} \quad (2)$$

gdzie:  $\Delta\theta$  – faza początkowa generowanego sygnału w stopniach.

W przypadku włączenia układu skalowania amplitudy sygnału wyjściowego bity współczynnika skalowania amplitudy (*Amplitude Scale Factor*) reprezentują jego wartość. Po wprowadzeniu ustawień zgodnie z adresami rejestrów profili układ jest gotowy do pracy. Wybór profilu zależy od stanów logicznych na wyprowadzeniach układu DDS, oznaczonych jako: PROFILE0, PROFILE1, PROFILE2 ... PROFILE7.

Przedstawiony algorytm inicjalizacji zapewnia możliwość pracy układu DDS w dwóch trybach w zależności od wyboru procedury generacji: impulsowej (tryb strojenia – Imitacja Celu Ruchomego) lub ciągłej. Tryb strojenia układu umożliwia wygenerowanie jednego lub dwóch impulsów w.cz. o częstotliwości, czasie trwania i okresie powtarzania jak w generatorze oryginalnym. W przypadku generacji dwóch impulsów zmianie ulegają częstotliwość oraz faza drugiego impulsu względem pierwszego. Aby zrealizować to zadanie, opracowano algorytm sterowania urządzeniem z odpowiednią sekwencją pracy układu, która przedstawia się następująco:

- zapisanie danych uzupełniających dwa rejestry profili generowanego sygnału;
- rejestr profilu numer 0: częstotliwość 165,000 MHz, faza początkowa 0°;
- rejestr profilu numer 1: częstotliwość 165,001 MHz, faza początkowa 180°;
- ustawienie stanu niskiego na liniach DIO PROFILEx – wybór profilu numer 0;
- ustawienie stanu wysokiego na linii „SHT” – włączenie wzmacniacza i generacja sygnału w.cz.;

- zliczenie opóźnienia 6  $\mu$ s, podczas którego generowany jest pierwszy impuls;
- ustawienie stanu niskiego na linii „SHT” – wyłączenie wzmacniacza i zaprzestanie generacji sygnału w.cz.;
- zliczenie opóźnienia 300  $\mu$ s określającego opóźnienie pomiędzy dwoma impulsami;
- ustawienie stanu wysokiego na linii DIO PROFILE1 – wybór profilu numer 1;
- ustawienie stanu wysokiego na linii „SHT” – włączenie wzmacniacza i generacja sygnału w.cz.;
- zliczenie opóźnienia 6  $\mu$ s, podczas którego generowany jest pierwszy impuls;
- ustawienie stanu niskiego na linii „SHT” – wyłączenie wzmacniacza i zaprzestanie generacji sygnału w.cz.;
- zliczenie opóźnienia 2 ms określającego okres powtarzania sygnału.

Tryb pracy ciągłej umożliwia generowanie fali ciągłej o parametrach zdefiniowanych poprzez wybór określonego rejestru danego profilu sygnału. Algorytm przedstawia się następująco:

- zapisanie danych uzupełniających rejestry profili generowanego sygnału (dla przykładu podano jeden):
- rejestr profilu numer 0: częstotliwość 165,000 MHz, faza początkowa 30°;
- ustawienie stanu niskiego na liniach DIO PROFILE – wybór profilu numer 0;
- ustawienie stanu wysokiego na linii „SHT” – włączenie wzmacniacza i generacja sygnału w.cz.

W opracowanym rozwiązaniu zaprojektowano oraz oprogramowano graficzny interfejs użytkownika, który pozwala na intuicyjną obsługę modelu generatora. Interfejs umożliwia ustawienie:

- trybów pracy modelu generatora – ciągłej lub impulsowej;
- częstotliwości, fazy początkowej oraz okresu powtarzania generowanego sygnału.

Procedura wyświetlania GUI oprogramowania odbywa się przez programowe włączenie sterownika ILI9341 oraz ustawienie jego grafiki, w wyniku czego zobrazowana zostaje klawiatura, za pomocą której możliwe jest wprowadzanie nastaw generatora.

## Podsumowanie

Przedstawione w referacie oprogramowanie umożliwia pracę generatora kontrolno-pomiarowego wyposażonego w układ DDS, który ma możliwość generowania sygnału sinusoidalnego w zakresie częstotliwości (1+350 MHz) o poziomie szumów -70 dBc dla częstotliwości wyjściowej 165 MHz. Umożliwia też generację dwóch impulsów w.cz. o określonym czasie trwania i okresie powtarzania, przy zachowaniu przesunięcia fazowego i stałej lub zmiennej częstotliwości drugiego impulsu względem pierwszego. Realizowana w ten sposób imitacja sygnału odbitego od celu stałego lub ruchomego pozwala na ocenę pracy układu tłumienia ech stałych stacji radiolokacyjnej wykrywania i naprowadzania P-18.

## LITERATURA

1. Achtenberg K., Grzywiński S., Żygadło S. „Model generator kontrolno-pomiarowego do kontroli wybranych parametrów stacji radiolokacyjnej” materiały konferencyjne, XX Międzynarodowa Szkoła Komputerowego Wspomagania Projektowania, Wytwarzania i Eksploatacji, Jurata 2016.
2. www.iso.org.
3. www.keil.com/uvision.
4. „Reference manual, STM32F405/415, STM32F407/417, STM32F427/437 and STM32F429/439 advanced ARM-based 32-bit MCUs”. STMicroelectronics, 2015.
5. „STMPE811 resistive touchscreen controller advanced features”. STMicroelectronics, 2015.
6. „ILI9341 a-Si TFT LCD Single Chip Driver 240RGBx320 Resolution and 262K color Specification.” Ilitek, Jhubei City, 2011.
7. “1 GSPS, 14-Bit, 3.3 V CMOS Direct Digital Synthesizer AD9910”. Analog Devices, Norwood U.S.A., 2012. ■